

IoTの可能性を広げるわずか1mm角の省電力プロセッサを設計

その成果と今後の展開 ～ 原祐子准教授に聞く [東京工業大学 工学院情報通信系]

この4月に発表された「令和4年度科学技術分野の文部科学大臣表彰」において、東京工業大学の関係者から12名が表彰された。そのうち、若手技術者賞を受賞されたひとりが、工学院 情報通信系 准教授の原祐子氏。評価された「低消費電力かつ高信頼な組み込みシステム設計に関する研究」は、多様化するIoTデバイスの高機能化とは逆の、ローエンドデバイスを限界まで追求したプロセッサの開発だ。現状のプロセッサではオーバースペックとなる軽易な処理にマッチし、増加が懸念される電力消費量の課題解消の期待もかかる。「高機能化と逆の方向で役立つことを」(原氏)と臨んだ研究の成果や、今後の展開など語っていただいた。

エッジ端末に適した小型・省電力プロセッサ

まずはそのプロセッサの概要を紹介する。

ポイント

- IoT化を促進する小型で省電力なプロセッサアーキテクチャを設計
- 65nm CMOSプロセスを用いながら小型(1mm×1mm)プロセッサLSIの開発に成功
- 既存の最小プロセッサより2.7倍の電力効率、3.8倍のエネルギー効率を実現
- 条件次第ではアルカリボタン電池で約100日連続稼働可能

原氏を含む研究チームは、小型のエッジ端末で必要とする計算を実用的な時間で処理できる機能に限定することで、従来のプロセッサに比べて回路面積を大幅に削減し、小型化と省電力化を両立するアーキテクチャ「SubRISC+」を開発した。

65nm CMOSプロセスを用いたプロセッサLSIは、1mm×1mmと超小型であり、わずか77.0μWの消費電力で、異常検出やデータ探索などの実用的なアプリケーションをリアルタイムに処理することができる。

応用分野のヘルスケアデバイスを想定した異常検出において、商用の最小プロセッサ

であるARM Cortex-M0の1.4倍高速でありながら電力効率は2.7倍、エネルギー効率は3.8倍を達成した。(*1)

「命令セットは4つ。小型化と低消費電力化を担うアプローチです」

本研究で開発した組み込みプロセッサは、減算・シフト・論理演算・メモリアクセスの4種類の命令のみからなる。「新しい開発というよりは、高機能化の流れに逆らってみよう」と(原氏)とその意図を語る。

「最近RISC-Vが注目されていますが、どんなに命令セットが少なくとも30種類はあったかと記憶しています。それに対して、このプロセッサは減算・シフト・論理演算・メモリアクセスの4つだけの簡単な命令しかありません。高機能ですごく複雑なアプリケーションを動かすのではなく、センサー側のすごく小さな部分の処理に適しています。今後のIoT環境におけるアプリケーションのすみ分けを原点に、小型化と低消費電力化を担うというアプローチです」

発想のきっかけは、顕在化したIoTの課題。小型エッジ端末では、比較的単純な異常検出などの処理で十分な場合もあり、既存プロセッサではオーバースペックであるという問題があった。

「着手したのは2017年ごろ。当初はシミュレーションだけでしたが、実際に開発したほうがインパクトがあるということで思い切って進めました。1mm角は65nmプロセスで製造できる最小のダイサイズですが、もし0.5mm角があれば、それでも収まっているほどのデータサイズです」

成果の詳細は、米国の科学誌「IEEE Access」サイト(*2)を参考にされたい。

「もっともマッチする分野がヘルスケアでした」

応用分野としたヘルスケアは、意図する活用と親和性が高いとの判断から。

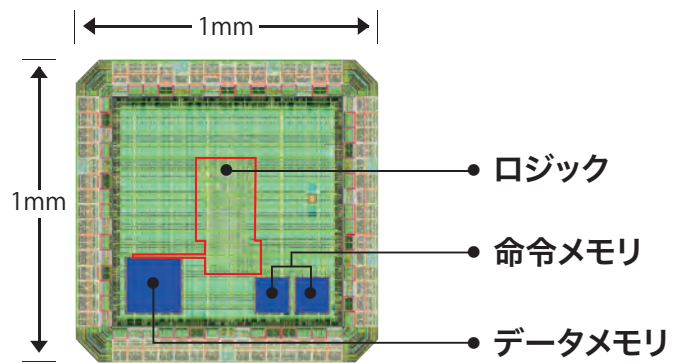
「そもそも複雑な処理は実行しないという発想がありました。プロセッサをどれだけ小さくしてもメモリが大きくなれば省電力や小型のメリットは失われてしまいます。ソフトウェア次第で工夫できる余地はありますが、そこまでしても対応できない分野なら、対象とするドメインではないだろうと。その点、ジャイロや心電など身近なセンサーが多く親和性が高い印象で、プロセッサの有用性を評価し得る分野がヘルスケアだと感じていました。身の回りのわかりやすいアプリケーションであり、要求される性能も人間の行動

(*1) 2021年2月19日付プレスリリースより <https://www.titech.ac.jp/news/2021/048954>

(*2) <https://ieeexplore.ieee.org/document/9133073> IEEE Accessは、Institute of Electrical and Electronics Engineers発行のオープンアクセス科学ジャーナル



プロセッサ
レイアウト図



東京工業大学工学部情報通信系准教授。国際デバイスおよびシステムロードマップ (IRDS) 委員兼任。2010年名古屋大学大学院情報科学研究科博士課程修了。その後、日本学術振興会特別研究員PD、米国・カリフォルニア大学アーバイン校客員研究員、ドイツ・カールスルーエ工科大学客員研究員、奈良先端科学技術大学院大学助教を経て、2014年より現職。組込みシステムの上流設計自動化技術、特に高位合成、ハードウェア・ソフトウェア協調設計、アーキテクチャ・プロセッサの研究に従事。博士(情報科学)。原研究室では、次世代のIoT・組込みシステムのための設計自動化技術や計算機システムについて、ハードウェアとソフトウェアの両面から幅広く研究している。原研究室URL <http://www.cad.ict.e.titech.ac.jp/>

に合わせたスピードで処理できれば十分と考えると、総合的に見てヘルスケアがもっともマッチする分野でした」

アルゴリズムには監視や検出アプリケーションで使用されるスケラブルで軽量なアルゴリズムであるDTW(Dynamic time warping)が採用されている。センシングデータから異常検出やデータ探索し警告するなど限られたデータのみを送信する用途に応える。

「一口にヘルスケアといっても幅が広い。これまでどのようなアルゴリズムがあるかなど調べつつ検討したところ、行き着いたのがDTWでした。定義されたテンプレートパターンがあれば、そのパターンとの違いが検出できます。用途も広く、ネットワークへの侵入検知に応用されています。生態の研究なのか不明ですが昆虫学にも用いられているようです」

「難題なプロセッサのデータ保護を意図どおりに実現したい」

今後はIoTセキュリティ、軽量暗号を用いたデータの暗号化に向けた拡張に取り組む。小型のIoTデバイスは実装リソース制約が課題となるが、メモリにリソースがなくても小さなフットプリントや計算量を実現する暗号方式である軽量暗号の国際標準化やガイドライン作成が欧州などで進んでいるという。種類の一つ共通鍵暗号方式は、

暗号化と復号で同一の秘密鍵を用いる方式で計算量など圧倒的に減らせることから、リソース制約が強いデバイスに対しても広く適用が可能だ。そうした動きに対しても対応は問題なさそうだ。

「新しい軽量暗号の評価軸がARM Cortex-M0ですが、それよりも機能が少なくても問題ないだろうと。共通鍵暗号系ではいくつかの暗号アルゴリズムがありますが、われわれの命令セットで十分に対応できます。

暗号を解読する手法に、機器が暗号を処理する際に生じるサイドチャンネル情報を狙う攻撃があります。消費電力もその情報の一つですが、処理する命令とデータ双方に依存してアップダウンする波形を統計的に解析することで暗号鍵が解かれ、生データも知られてしまうのです。そこで、波形を解析されても解読されないような実装を進めています。

電力の消費量をフラットにしてアップダウンをなくすハイディング方法や、生データを乱数で複数のデータにバラしてすべてが揃わないと元の正しい情報がわからないようにするマスキング方法が考えられます。ハイディングもマスキングもCortex-M0のソフトウェア実装で長くおこなわれていますが、ハードはプロセッサのなかでいろいろリソースを共有していることから、思ったよりも保護で

きないとされています。ぜひ私たちのプロセッサ上で、意図したとおりに情報を分散できて保護できているということを実現したいと思います」

学生の頃から組込み技術に親しんできた。名古屋大学では、JASAとも縁の深い高田広章教授の下で学んだ。ET展には毎年のように会場に足を運んだという。そうしたなかで、いまプロセッサを選んだ理由を語っていただいた。

「もともとはアクセラレータ設計を学んでいました。IoTによってアプリケーションが非常に多様化していくなかで、ARMはどんどん多機能化して、そのあとからIoTの概念が出てきてローエンドに広がっていくのに、プロセッサは果たしてマッチしているのか、Cortex-M0で十分という発想でいいのかなど。高機能化と逆の方向でもっと役立つことができるのではと思ったことが組込みプロセッサに進んだいきさつです」

今後の本格的な市場投入に向けては、プロセッサの実装に企業とのコラボレーションを期待する。そのために展示会の場でプレゼンテーションの機会を設けるなど、積極的な交流を図っていきたいという。新たなIoTサービス創出の期待も高まる。IoTの将来性を見据えると、原氏の研究の可能性は大きく広がっていきそうだ。